

1

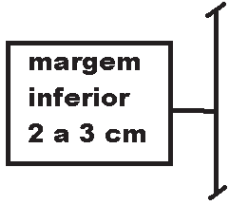
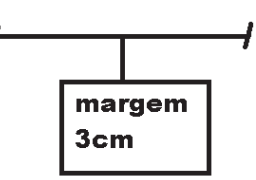
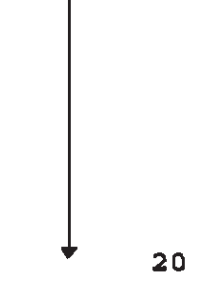
"PROCESSO E DISPOSITIVO PARA ALINHAR A FASE DE UM OSCILADOR DE FREQUÊNCIA LOCAL ESTÁVEL".



A presente invenção refere-se a um processo e um conjunto para adicionar ou subtrair um número ilimitado de pequenas etapas de retardo ou incrementos para o fim de compensar uma diferença de fase e uma diferença de fase entre um relógio local e um relógio de referência, e mais especificamente ao emprego de um processo e dispositivo que utilizam duas linhas de retardo em paralelo.



Os sistemas eletrônicos baseados em dados convencionais atuais são todos baseados essencialmente sobre a presença de um gerador de sinais de relógio local, a frequência de relógio do qual controla o sistema local. De maneira a ser suscetível de trabalhar com o sistema local em relação ao mundo externo, é necessário genericamente sincronizar o relógio local com o mundo externo. Isto é normalmente efetuado travando a fase do oscilador local com determinada referência externa com o auxílio de um circuito em anel de retenção de fase de realimentação. Um dispositivo deste tipo é normalmente designado PLL (Circuito em Anel de Retenção de Fase). Sob este aspecto, o oscilador local pode



ser um oscilador oscilando livremente ou um oscilador que utiliza um cristal ou tipo similar de elemento ressonador como o elemento determinador de frequência. Neste último caso, o oscilador retém a frequência e a fase com um alto grau de precisão e através de um período de tempo mais longo, mesmo caso falhe a referência externa. É normalmente utilizado um detector de fase aplica uma tensão de controle analógica a um oscilador controlado por tensão (VCO) ou um oscilador a cristal controlado por tensão (VXCO).

De acordo com o presente ponto de vista de técnicas, é possível compensar um retardo que se expressa como um erro de fase contra o relógio local com o auxílio de uma linha de retardo variável. Por exemplo, o retardo externo indesejado pode ser compensado em virtude do retardo variável inserir um correspondente retardo no gerador de sinais de relógio do sistema local, de modo a igualar o erro de fase. É também frequentemente selecionado um retardo adicional fixo juntamente com o retardo variável, dessa forma habilitando o retardo variável a ser tornado menor. Todavia, isto não será proveitoso quando o retardo a ser compensado pode ser arbitrário e variar amplamente com o tempo.

Por exemplo, o US-A 4.868.514 apresenta um dispositivo e um processo para compensação digital de operação do oscilador. Esta publicação se propõe proporcionar alinhamento de fase entre dois sinais de relógio que operam praticamente à mesma frequência, no qual um retardo digital variável fornece um sinal de relógio corrigido cuja fase está alinhada com a fase do outro relógio. O US-A 5.079.519 apresenta um circuito em anel de retenção de fase digital para

um grupo de portas lógicas, no qual o sistema mantém um retardo de fase determinado entre um sinal de entrada e um sinal de saída em virtude de um contador selecionar um ponto de derivação apropriado numa linha de retardo. O relatório  
 5 descritivo da patente UK GB-A 2.236.223 apresenta um circuito em anel de retenção de fase digital similar, que também inclui uma linha de retardo derivada que produz um múltiplo de sinais de diferentes fases, dos quais um sinal é selecionado através de um circuito de seleção. Outros exemplos desta técnica  
 10 utilizando uma linha de retardo de acordo com o presente ponto de vista de técnicas se apresentam em outros documentos, tais por exemplo como nos US-A 5.012.098; US-A 4.795.985; e US-A 4.677.648.

As seguintes vantagens são obtidas com a  
 15 técnica de selecionar uma solução digital em vez da solução convencional utilizando um oscilador controlado por tensão (VCO):

- Uma solução digital pode ser integrada facilmente em um circuito integrado específico de usuário  
 20 (ASIC);

- Mecanismos monitores de erro podem ser facilmente implementados em um sistema digital e adicionados ao mesmo. Isto é mais difícil numa solução analógica, uma vez que é então necessário medir o sinal de controle analógico;

25 - Uma solução digital é também genericamente de construção mais fácil e de produção mais fácil do que uma solução analógica.

Uma deficiência comum com todas as soluções da técnica anterior conhecidas é que problemas ocorrem quando

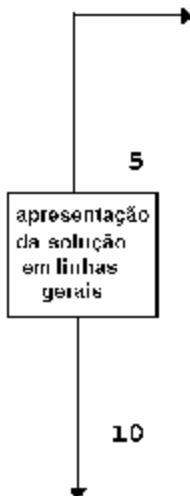
apresentação  
dos problemas  
existentes no  
estado da  
técnica

o retardo é alterado com o tempo a um grau tal que o retardo situa-se na proximidade do máximo ou do mínimo retardo possível que pode ser obtido com a linha de retardo variável. Naqueles casos onde grandes variações no retardo são previstas, é necessário incluir na linha de retardo um grande intervalo de retardo que habilitará o alinhamento de fase travada no circuito a ser facilmente mantido. Por sua vez, um grande intervalo de retenção de fase deste tipo resultará em uma resolução de fase e/ou precisão de fase relativamente insatisfatória. Outro processo de superar esta deficiência é incluir um circuito lógico que assegurará a possibilidade de saltar de volta, por exemplo  $2\pi$  em fase absoluta com a linha de retardo e mais uma vez travar o circuito em anel de retenção de fase em algum ponto no centro da região ajustável da linha de retardo.

Um salto de retorno de um período ( $2\pi$ ) no retardo não é trivial, uma vez que a extensão do passo pode variar grandemente em diferentes exemplos do mesmo circuito e pode, por exemplo, ser da ordem de 0,1-03 ns. Além disso, um determinado período de tempo é necessário para assegurar que a fase relativa coincida após o salto da fase, e consequentemente descontinuidades perceptíveis podem ser previstas com necessidade ao praticar esta técnica.

Existe por conseguinte necessidade por uma solução simples para o problema de levar um oscilador a seguir fielmente a fase de um sinal de referência externo ou interno cuja fase varia com o tempo em muitos períodos inteiros, porém enquanto preservando uma fase contínua para o sinal de saída do oscilador sem a ocorrência de saltos de fase ou transientes

no sinal de saída.



De acordo com um processo e um dispositivo de acordo com a presente invenção, é criada uma possibilidade de adicionar ou subtrair um número ilimitado de pequenas etapas de retardo para e de um sinal de relógio de um oscilador, sendo utilizada uma linha de retardo que tem um número limitado de pequenos elementos de retardo conectados em série e o sinal é derivado após um número de etapas de retardo digitalmente selecionável.

De acordo com um primeiro objetivo da presente invenção, um número ilimitado de etapas de dimensão dada são obtidas em uma linha de retardo temporariamente comutando para outra linha de retardo, na qual esta temporária comutação entre linhas de retardo é efetuada comutando de uma linha de retardo habilitada ou ativa para uma linha de retardo alinhada em fase inativa ou desabilitada que foi regulada de forma que a linha de retardo inativa tem um retardo que é convenientemente maior ou menor que o retardo da linha de retardo ativa por um período de relógio, dessa forma habilitando a fase do oscilador local estável a ser mantida continuamente mesmo quando a fase do sinal de referência varia continuamente, por exemplo que existe constantemente uma pequena diferença de fase entre a frequência do oscilador local e a frequência do sinal de referência.

De acordo com um segundo objetivo da presente invenção, após ter comutado temporariamente entre as linhas de retardo, a linha de retardo que era anteriormente ativa torna-se passiva e é preparada para a comutação temporária seguinte

entre as ditas linhas de uma maneira correspondente quando a fase mais uma vez se altera a um grau que a torna apropriada para mais uma vez deslocar no tempo a linha de retardo em, por exemplo, um período de relógio porém enquanto mantendo  
5 contínuo travamento do sinal de saída do oscilador.

De acordo com uma primeira concretização da presente invenção, é usado um conjunto de linha de retardo constituído de duas linhas de retardo separadas tendo pontos de derivação digitalmente selecionáveis para obter uma linha  
10 de retardo ativa e uma passiva para alinhamento de fase do sinal emitido pelo oscilador.

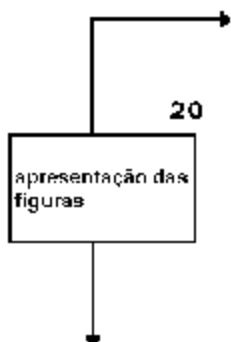
De acordo com uma segunda concretização da presente invenção, o conjunto de linha de retardo utilizado é constituído de uma linha de retardo tendo dois conjuntos de  
15 pontos de derivação digitalmente selecionáveis para obter uma linha de retardo ativa e uma passiva para alinhamento de fase do sinal do oscilador.

20 A invenção passará a ser descrita a seguir com referência a concretizações típicas da mesma e também com referência aos desenhos apensos, nos quais:

A figura 1 ilustra um dispositivo convencional para alinhar a fase de um relógio local, por exemplo um oscilador a cristal, com uma referência externa;

25 A figura 2 ilustra um dispositivo convencional para alinhar a fase de um relógio local com um retardo interno indesejado;

A figura 3 ilustra um dispositivo simplificado construído de acordo com a presente invenção para alinhar



continuamente um oscilador local com o auxílio de duas linhas de retardo alternadas;

A figura 4 ilustra um dispositivo simplificado de acordo com a presente invenção para alinhar continuamente um oscilador local com o auxílio de uma linha de retardo tendo dois pontos de derivação mutuamente independentes; e

A figura 5 é uma vista esquematizada em blocos ilustrando uma aplicação que utiliza três conjuntos osciladores de acordo com a presente invenção;

10

15

20

25

A figura 1 é uma vista esquematizada em blocos simplificada que ilustra a compensação de fase de um oscilador interno em relação a um sinal de referência externo que é também objeto de um retardo externo, de acordo com a técnica anteriormente conhecida. Este exemplo da técnica anteriormente conhecida presume que o oscilador tenha, em princípio, a mesma frequência do sinal de referência, uma vez que o circuito compensa exclusivamente para erros de fase. No caso ilustrado, será necessário mais ou mais tarde reajustar o retardo variável com pelo menos mais ou menos um período, de maneira a não cair fora da gama de regulação ou ajuste da linha de retardo.

A figura 2 é uma vista esquematizada em blocos que ilustra correspondentemente a compensação de fase de um oscilador local de acordo com o mesmo princípio daquele ilustrado na figura 1. O retardo indesejado ocorre, por exemplo, porque o controle de relógio normalmente requer bafeirização (armazenamento transitório) de maneira a poder proporcionar todos os circuitos digitais sobre um cartão ou

descrição  
detalhada do  
invento ou  
modelo

começar pelo título

reiniciar a numeração das páginas, para reivindicações, desenhos e para o resumo

1

## REIVINDICAÇÕES

1. Processo para alinhar a fase de um oscilador de frequência local estável (2) cuja fase e frequência diferem de uma referência interna ou externa (1), utilizando um comparador de fase (5) e uma linha de retardo digitalmente incrementalmente variável de modo a linha a fase do sinal do oscilador de frequência local estável com a fase de frequência de referência interna ou externa (1), caracterizado pelo fato de:

comutar entre uma linha de retardo ativa (10, 11) e uma linha de retardo inativa (11, 10) em série com o sinal do oscilador (2) quando a linha de retardo ativa se aproxima de seu limite de ajuste de fase, havendo em fase absoluta uma diferença de precisamente um período de relógio inteiro ou de vários períodos de relógio inteiros entre a linha de retardo ativa e a inativa, no qual ao comutar entre as linhas é realizada uma troca de função de tal maneira que a linha de retardo ativa anterior então constituirá a linha de retardo inativa e a linha de retardo inativa anterior constituirá a linha de retardo ativa até a ocasião na qual uma outra comutação é realizada, de maneira a obter um alinhamento de fase incremental contínuo ilimitado no sentido de retardo do sinal do oscilador local (2) com a fase de referência interna ou externa (1); e por

conter uma única expressão "caracterizado por"

descreve a parte já abrangida pelo estado da técnica

5

10

15

20

descreve a parte inventiva do objeto



ajustar a linha de retardo inativa por pelo menos mais ou menos um período de relógio do dito oscilador (2) quando a linha de retardo inativa se aproximar do limite de sua faculdade reguladora de fase, de tal maneira que a fase  
 5 relativa da linha de retardo inativa continuará a coincidir com a fase de saída da linha de retardo ativa.

2. Processo de acordo com a reivindicação 1, caracterizado pelo fato de utilizar duas linhas de retardo incrementalmente variável paralelas distintas (10, 11) cujos  
 10 retardos mutuamente relativos diferem por um valor que corresponde pelo menos a um período inteiro à frequência do oscilador.

3. Processo de acordo com a reivindicação 1, caracterizado pelo fato de utilizar uma linha de retardo incrementalmente variável (15) que inclui dois conjuntos de  
 15 pontos de derivação cujos retardos mutuamente relativos diferem por um valor que pelo menos corresponde a um período inteiro da frequência do oscilador (2).

4. Dispositivo para alinhar a fase do sinal de um oscilador de frequência local estável com a fase de uma  
 20 frequência de referência dada, compreendendo um comparador de fase (5), lógica contadora e uma linha de retardo digitalmente incrementalmente variável, caracterizado pelo fato do dispositivo outrossim incluir um comparador de fase adicional  
 3 (7) e um circuito de seleção (6), o circuito de seleção sendo controlado pela lógica de controle (4) incluindo a lógica contadora;

de que a linha de retardo variável em série com o oscilador (2) ser paralelamente dividida em uma primeira

linha de retardo e uma segunda linha de retardo que com o auxílio do comparador de fase adicional (7) produz o mesmo retardo de fase relativa, no qual a primeira linha de retardo é colocada numa modalidade ativa pelo circuito de seleção ao passo que a segunda linha de retardo torna-se inativa e a linha de retardo inativa obter uma fase absoluta que difere em mais ou menos um período pleno ou vários períodos plenos da frequência de oscilação do oscilador (2); e

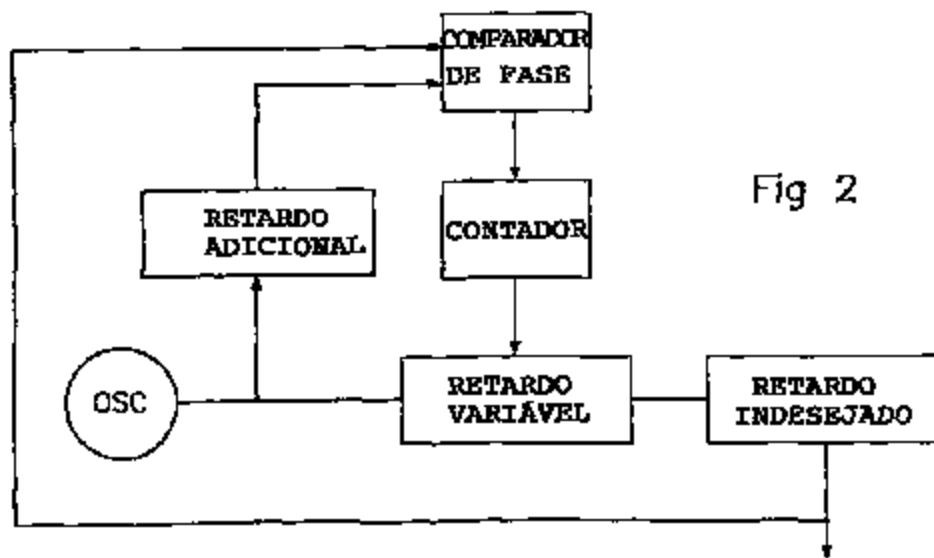
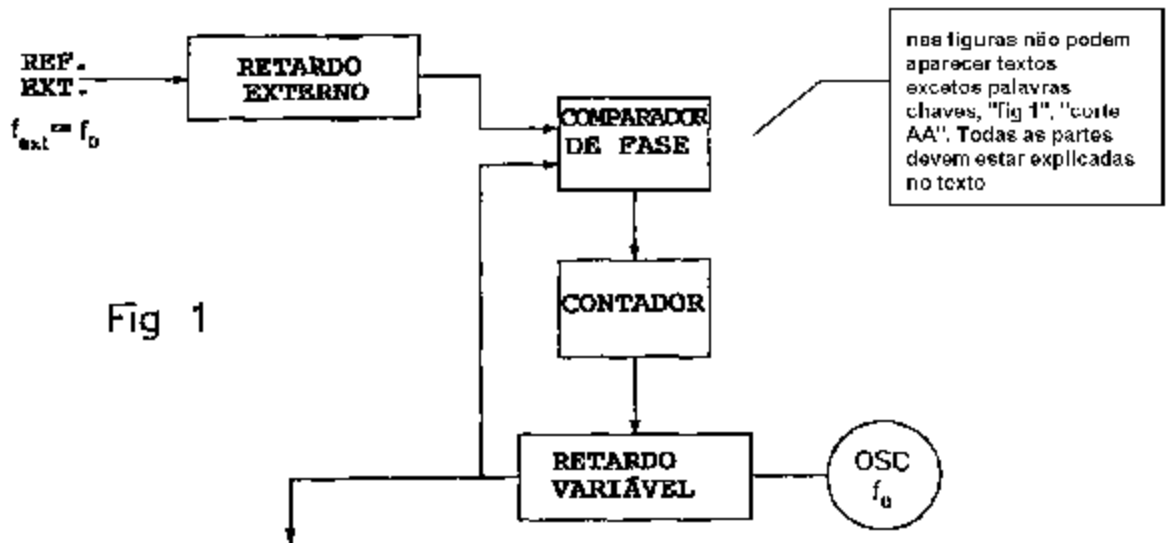
de que o circuito de seleção emitir o sinal da linha de retardo que foi colocada numa modalidade ativa.

5. Dispositivo de acordo com a reivindicação 4, caracterizado pelo fato da primeira e segunda linhas de retardo compreenderem duas linhas de retardo incrementalmente variáveis distintas e mutuamente separadas (10, 11).

6. Dispositivo de acordo com a reivindicação 4, caracterizado pelo fato das primeira e segunda linhas de retardo variável serem constituídas de uma única linha de retardo incrementalmente variável (15) que inclui dois pontos de derivação mutuamente separáveis e controláveis.

7. Dispositivo de acordo com a reivindicação 5 ou 6, caracterizado pelo fato do dispositivo com a exclusão de um elemento ressonador para o oscilador (2), de preferência um cristal de quartzo, formar um módulo de circuito integrado.

8. Dispositivo de acordo com a reivindicação 5 ou 6, caracterizado pelo fato do dispositivo inclusive um elemento ressonador, de preferência um cristal de quartzo, para o oscilador (2) formar um módulo LSI.



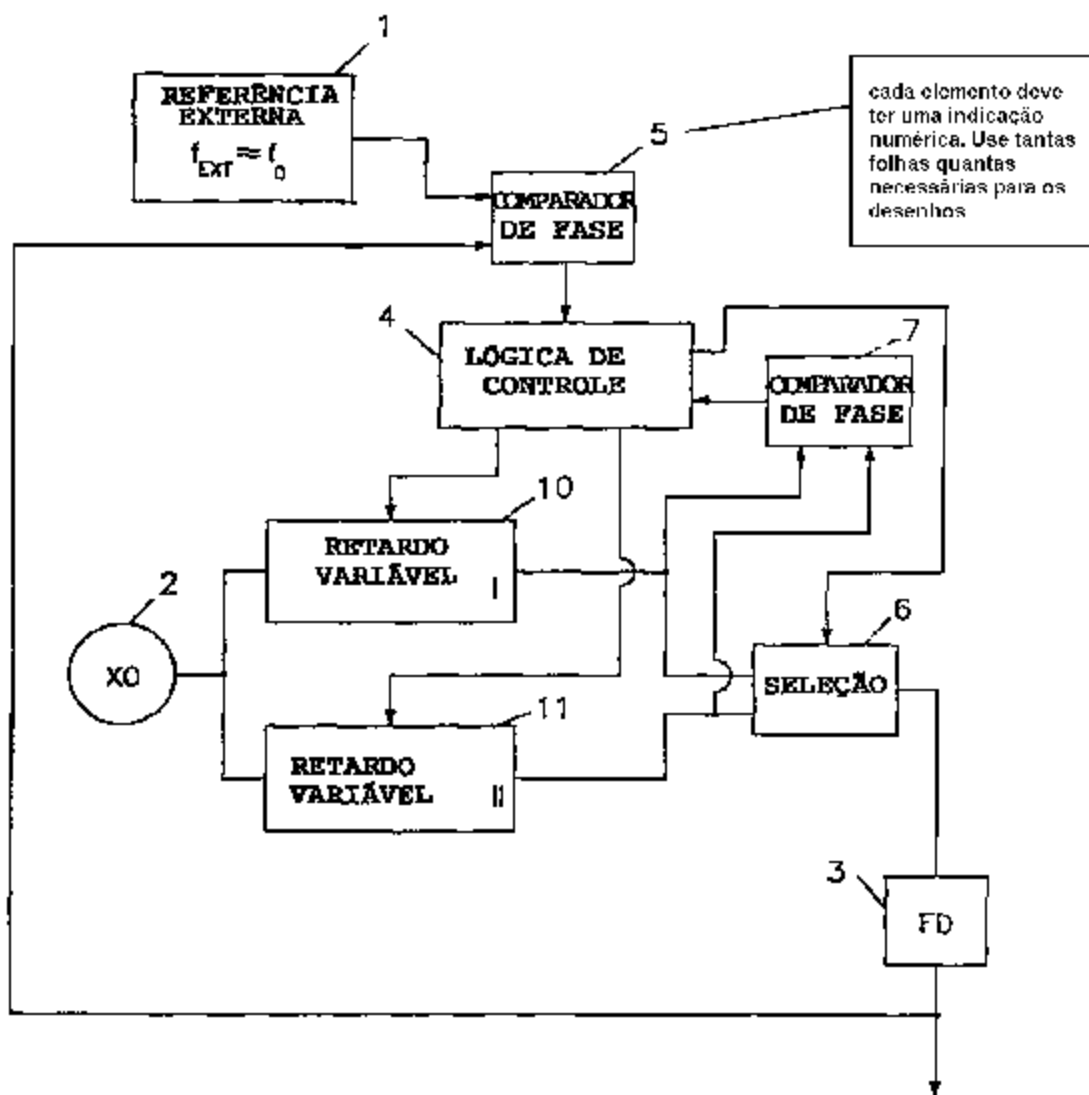


Fig 3

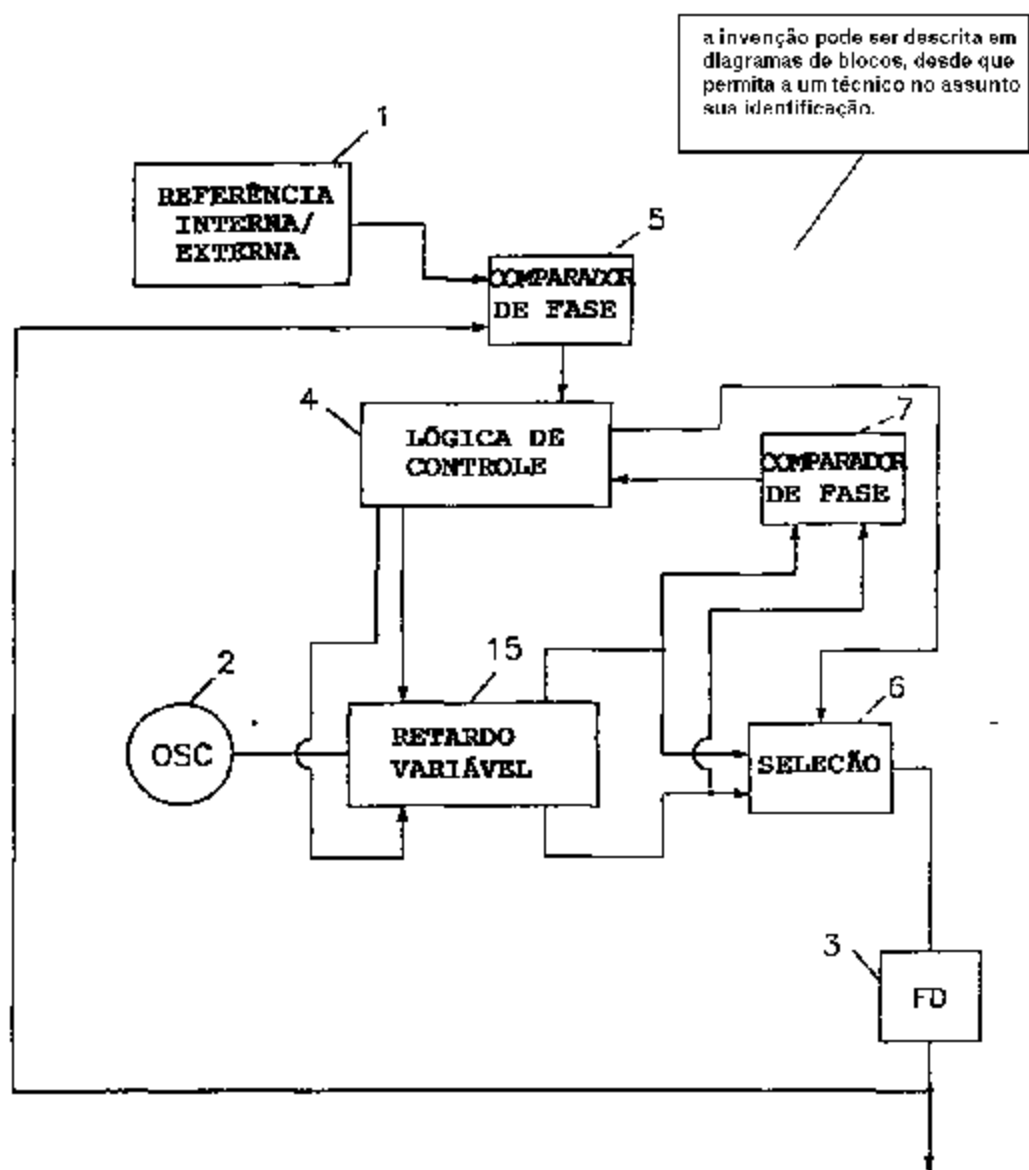


Fig 4

o resumo  
deve conter  
de 50 a 200  
palavras

1

RESUMO

Patente de Invenção "PROCESSO E DISPOSITIVO PARA  
ALINHAR A FASE DE UM OSCILADOR DE FREQUÊNCIA LOCAL ESTÁVEL".

De acordo com a presente invenção, um número  
5 ilimitado de etapas ou incrementos de dimensão dada são  
obtidos em uma linha de retardo para alinhamento de fase de,  
por exemplo, o sinal de um oscilador a cristal (XO)  
transitoriamente comutando entre duas linhas de retardo  
paralelas. Uma linha de retardo opera como uma linha de  
10 retardo ativa ou habilitada ao passo que a outra linha é  
desabilitada ou inativa. É assegurado ao mesmo tempo que a  
linha de retardo inativa produz um sinal que tem a mesma fase  
relativa que a linha de retardo ativa, esta fase absoluta  
diferindo por  $N \times 2\pi$ , onde N é um número inteiro positivo ou  
15 negativo diferente de zero. O processo inventivo e o  
dispositivo inventivo habilitam a linha de retardo ativa a  
operar constantemente dentro de sua faixa de regulação e a  
fase do oscilador local pode ser mantida continuamente travada  
com a fase do sinal de referência. O dispositivo inventivo  
20 também inclui um oscilador (2), um comparador de fase (5) e  
lógica contadora (4) e um outro comparador de fase (7) e um  
circuito de seleção (6) para seleção de sinal daquela das duas  
linhas de retardo paralelas (10, 11) que foi colocada na sua  
modalidade ativa.